

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ (МОДУЛЯ) АРХИТЕКТУРА КОМПЬЮТЕРА

1. Цель учебной дисциплины (модуля) – формирование понятий и базовых представлений об архитектурном строении современных персональных компьютеров (ПК).

2. Требования к уровню освоения учебной дисциплины (модуля).

Код и наименование компетенции	Код и наименование индикатора достижения компетенции	Планируемые результаты обучения
<p>ПК-1 Способен осваивать и использовать теоретические знания и практические умения и навыки в предметной области при решении профессиональных задач</p>	<p>ИПК-1.1 Знает структуру, состав и дидактические единицы предметной области (преподаваемого предмета) ИПК-1.2 Умеет осуществлять отбор учебного содержания для его реализации в различных формах обучения в соответствии с требованиями ФГОС ОО ИПК-1.3 Демонстрирует умение разрабатывать различные формы учебных занятий, применять методы, приемы и технологии обучения, в том числе информационные</p>	<p>знать:</p> <ul style="list-style-type: none"> - основы организации и принципы работы основных логических блоков ЭВМ; - основные типы внешних устройств, их принципов работы и назначения; - основные формы представления информации в ЭВМ; - основные принципы управления ресурсами и организации доступа к этим ресурсам; - основы микропрограммного управления. <p>уметь:</p> <ul style="list-style-type: none"> - переводить числа в различные системы счисления; - проводить поиск и устранение ошибок в программах на языке ассемблера; - составлять программ на языке ассемблера. - эффективно использовать системные ресурсы компьютера. <p>владеть:</p> <ul style="list-style-type: none"> - основными принципами архитектурного строения современных ПК; - средствами защиты от компьютерных вирусов; - базовыми архитектурами микропроцессоров; - основами кодирования информации в ЭВМ.

3. Содержание учебной дисциплины (модуля).

Раздел 1. История развития компьютерной техники, поколения ЭВМ и их классификация. Базовые представления об архитектуре ЭВМ. Внешние устройства ЭВМ. Базовая система ввода-вывода.

История развития микропроцессорной техники, первые поколения микропроцессоров. Технологии изготовления, промышленное производство микросхем. Классификация ЭВМ.

Процессор, структура и функционирование. Организация оперативной памяти. Интерфейсы.

Устройства ввода вывода информации: видеоадаптер, монитор, принтер, накопители на гибких и жестких магнитных дисках, оптические диски, сканер. Порты ввода/вывода. Драйверы устройств.

Раздел 2. Микропроцессор 8088. Адресация, возможности программирования, область портов ввода вывода. Распределения памяти.

Программная модель центрального процессора. Тактовая частота, разрядность, адресное пространство. Реальный режим 8086. Типичная схема адресного пространства процессора. Векторы прерываний, данные BIOS, ОС MSDOS транзитивная область для прикладных программ, графический и текстовый видеобуферы.

Обычная (conventional), верхняя (upper), верхняя (high), расширенная (extended) память. Механизмы распределения памяти.

Раздел 3. Внутренние регистры. Регистры данных. Регистры сегментов. Регистры указателей и индексов. Указатели команд, флаги. Система прерываний. Основные приемы работы. Защищенного режим работы процессора.

Список основных регистров: Регистры общего назначения. Сегментные регистры. Физический адрес. Модели памяти. Сегментная модель.

Основные классы прерываний назначения и функции. Концепция прерывания. Функции DOS-прерывания 21h и BIOS-прерывания 10h. Макросы и макроопределения. Основные элементы защищенного режима.

Раздел 4. Введение в программирование на языке Ассемблер. Редактор, ассемблер, LINK, DEBUG, команды языка.

Компиляция программы. Компоновка, отладка программы. Команды, директивы, их синтаксис и назначение. Предпроцессорные директивы Include, equ. Директивы описания и инициализации переменных DB, DW, DD. Сегментная структура программ и модели памяти. Команды Assembler. Адресация. Команды пересылки и преобразования данных. Команды двоичной арифметики. Команды передачи управления и работы со стеком. Логические команды, команды сдвига. Процедуры. Команды ввода-вывода. Прерывания.

4. Учебно-методическое обеспечение учебной дисциплины (модуля).

4.1. Литература по учебной дисциплине (модулю):

1. Орлов, С. А. Организация ЭВМ и систем : учебник для вузов / С. А. Орлов, Б. А. Цилькер. - Санкт-Петербург : Питер, 2011. – 686 с.
2. Крахоткина, Е. В. Архитектура ЭВМ : учебное пособие / Е. В. Крахоткина, В. И. Терехин. – Ставрополь : Изд-во Северо-Кавказский Федеральный университет, 2015. – 80 с. – URL: https://biblioclub.ru/index.php?page=book_view_red&book_id=457862
3. Бройдо, В. Л. Архитектура ЭВМ и систем : учебник для вузов / В. Л. Бройдо, О. П. Ильина. - Санкт-Петербург [и др.] : Питер, 2009. – 720 с.
4. Орлова, А. Ю. Архитектура информационных систем : учебное пособие / А. Ю. Орлова, А. А. Сорокин. – Ставрополь : Изд-во Северо-Кавказский Федеральный университет, 2015. – 113 с. – URL: https://biblioclub.ru/index.php?page=book_red&id=458154

4.2. Интернет-ресурсы по учебной дисциплине (модулю):

1. Айбукс : электронно-библиотечная система. - URL: <http://ibooks.ru>
2. Электронная библиотека НБ ТГПУ. - URL: <https://libserv.tspu.edu.ru/>
3. Лань : электронно-библиотечная система. - URL: <http://e.lanbook.com>
4. IPR SMART : электронно-библиотечная система. - URL: <http://iprbookshop.ru>

5. Оценочные и методические материалы для проведения промежуточной аттестации слушателей по учебной дисциплине (модулю).

5.1. Вопросы для подготовки к промежуточной аттестации.

1. Представление чисел в ЭВМ. Формат с фиксированной запятой.
2. Типы данных, целые числа без знака.
3. Представление чисел в ЭВМ. Формат с плавающей запятой. Операции с плавающей запятой.
4. Типы данных, целые числа со знаком.
5. Сложение и вычитание чисел в ЭВМ. Прямой, дополнительный, обратный и модифицированный код.
6. Общая структура центрального процессора. Типы современных процессоров.
7. Процессор с РОНами, процессор со стековой организацией.
8. Подсистема памяти. Структура и характеристики памяти.
9. Классы запоминающих устройств.
10. Адресное пространство процессора. Сегментированная модель памяти.
11. Формирование физического адреса памяти. Исполнительный адрес. Прямая адресация.
12. Формирование физического адреса памяти. Исполнительный адрес. Косвенная адресация.
13. Этапы подготовки программ на языке Assembler.
14. Кодирование информации в ПЭВМ. ASC II Код.
15. Упакованный распакованный формат.
16. Режимы адресации, используемые в языке Assembler.
17. Регистры 16-разрядного процессора. Функции и назначение.
18. Регистры 32-разрядного процессора. Функции и назначение.
19. Арифметические команды, используемые в языке Assembler.
20. Логические команды, используемые в языке Assembler.
21. Описание данных, используемых в языке Assembler.
22. Отладка программ. Основные возможности Turbo Debugger.
23. Команды пересылки данных используемые в языке Assembler.
24. Функционально-структурная схема 8-разрядного процессора.
25. Функционально-структурная схема 32-разрядного процессора.
26. Функционально-структурная схема 64-разрядного процессора.

Рабочая программа учебной дисциплины составлена:

Клишин А.П., к.ф.-м.н., заведующий студенческой научно-исследовательской лабораторией информационных технологий